



## Proyecto/Guía docente de la asignatura

<b>Asignatura</b>	DISEÑO DE CIRCUITOS CON DISPOSITIVOS LÓGICOS PROGRAMABLES		
<b>Materia</b>	ELECTRÓNICA PARA COMUNICACIONES		
<b>Módulo</b>	TECNOLOGÍAS DE TELECOMUNICACIÓN		
<b>Titulación</b>	MASTER EN INGENIERÍA DE TELECOMUNICACIÓN		
<b>Plan</b>	736	<b>Código</b>	55247
<b>Periodo de impartición</b>	1º CUATRIMESTRE (1º bimestre)	<b>Tipo/Carácter</b>	OBLIGATORIA
<b>Nivel/Ciclo</b>	MASTER	<b>Curso</b>	PRIMERO
<b>Créditos ECTS</b>	3 ECTS		
<b>Lengua en que se imparte</b>	CASTELLANO		
<b>Profesor/es responsable/s</b>	RUTH PINACHO GOMEZ		
<b>Datos de contacto (E-mail, teléfono...)</b>	<a href="mailto:ruth.pinacho@uva.es">ruth.pinacho@uva.es</a> teléfono: 983 423000 (ext. 5505)		
<b>Departamento</b>	ELECTRICIDAD Y ELECTRONICA		
<b>Fecha de revisión por el Comité de Título</b>	15 de Julio de 2024		



## 1. Situación / Sentido de la Asignatura

### 1.1 Contextualización

Hoy en día, el extraordinario desarrollo alcanzado por las tecnologías de integración MOS junto con la sistematización de los procesos de diseño y la disponibilidad de eficaces herramientas CAD han permitido que el diseño de los circuitos integrados de aplicación específica ASIC sea realizado por los propios usuarios de los mismos. Por tanto, cualquier empresa puede incorporar a los productos que fabrica, circuitos integrados propios, diseñados específicamente para el producto en cuestión y pensados desde la perspectiva de mejorar, ampliar y personalizar las prestaciones del producto.

Dentro del diseño ASIC, la utilización de lógica programable (CPLDs y FPGAs) resulta muy adecuada para el desarrollo de prototipos y para la fabricación de sistemas digitales individuales o de pequeñas series de los mismos, mientras, que para la producción de grandes series resulta preferible, por motivos económicos, fabricar, en lugar de programar el circuito integrado específico.

El proceso de diseño de un ASIC dentro de una matriz de lógica programable consiste en configurar mediante sofisticadas herramientas de software (CAD) las conexiones entre las versátiles celdas estándar que las constituyen, así como la utilización de librerías de hardware. De este modo, el tiempo de diseño y depuración del diseño final disminuye drásticamente, así como también su precio, ya que no implica la fabricación y sucesivas correcciones de ningún circuito integrado.

Por tanto, es importante que el alumno conozca el proceso completo de diseño de circuitos electrónicos digitales en matrices de lógica programable ya que está ampliamente extendido en la industria electrónica tanto para el diseño de prototipos para el test funcional de un determinado diseño como también para la posterior implementación del ASIC en sí mismo.

### 1.2 Relación con otras materias

Esta asignatura está especialmente relacionada con el resto de las asignaturas de la materia "Electrónica para Comunicaciones" ya que en ella se diseñarán componentes digitales básicos para comunicaciones, así como con la asignatura "Taller de Proyectos I".

### 1.3 Prerrequisitos

No existen condiciones previas excluyentes para cursar esta asignatura, aunque sí recomendaciones lógicas que el alumno debería tener en cuenta. Se presupone que el alumno tiene un amplio conocimiento de diseño de Electrónica Digital, y más concretamente de lenguajes de descripción de hardware (HDL) y de lógica programable, adquiridos durante sus estudios de grado.



## 2. Competencias

### 2.1 Generales

- G1. Capacidad para proyectar, calcular y diseñar productos, procesos e instalaciones en todos los ámbitos de la ingeniería de telecomunicación.
- G4. Capacidad para el modelado matemático, cálculo y simulación en centros tecnológicos y de ingeniería de empresa, particularmente en tareas de investigación, desarrollo e innovación en todos los ámbitos relacionados con la Ingeniería de Telecomunicación y campos multidisciplinares afines.
- G7. Capacidad para la puesta en marcha, dirección y gestión de procesos de fabricación de equipos electrónicos y de telecomunicaciones, con garantía de la seguridad para las personas y bienes, la calidad final de los productos y su homologación.
- G8. Capacidad para la aplicación de los conocimientos adquiridos y resolver problemas en entornos nuevos o poco conocidos dentro de contextos más amplios y multidisciplinares, siendo capaces de integrar conocimientos.
- G11. Capacidad para saber comunicar (de forma oral y escrita) las conclusiones- y los conocimientos y razones últimas que las sustentan- a públicos especializados y no especializados de un modo claro y sin ambigüedades.
- G12. Poseer habilidades para el aprendizaje continuado, autodirigido y autónomo.

### 2.2 Específicas

- SE2. Conocimiento de los lenguajes de descripción hardware para circuitos de alta complejidad.
- SE3. Capacidad para utilizar dispositivos lógicos programables, así como para diseñar sistemas electrónicos avanzados, tanto analógicos como digitales. Capacidad para diseñar componentes de comunicaciones como por ejemplo encaminadores, conmutadores, concentradores, emisores y receptores en diferentes bandas.

## 3. Objetivos

Al finalizar la asignatura el alumno deberá ser capaz de:

- Diseñar circuitos digitales de aplicación específica, especialmente los compuestos por librerías prediseñadas.
- Conocer y utilizar los lenguajes de descripción hardware para circuitos de alta complejidad.
- Diseñar componentes de comunicaciones.



#### 4. Contenidos y/o bloques temáticos

##### **Bloque Único: DISEÑO DE CIRCUITOS BASADOS EN DISPOSITIVOS LÓGICOS PROGRAMABLES**

Carga de trabajo en créditos ECTS: 

3
---

##### **a. Contextualización y justificación**

Esta asignatura consta de un único bloque y por tanto no es necesario su contextualización y justificación dentro de la asignatura.

##### **b. Objetivos de aprendizaje**

Esta asignatura consta de un único bloque que comprende, por tanto, objetivos de aprendizaje de la asignatura completa (ver página anterior)

##### **c. Contenidos**

###### **TEMA 1: Lenguaje Verilog para circuitos de alta complejidad**

- 1.1 - Repaso Verilog: Descripciones estructurales y RTL.Testbench
- 1.2 - Descripción funcional. Diseños sintetizables
- 1.3 - Módulos Parametrizables
- 1.4 - Bloques de memoria. Estimación de Uso de Recursos

###### **TEMA 2: Microprocesador "Soft": RISC-V**

- 2.1 – Fundamentos
- 2.2 – Arquitectura: características Generales. Juego de instrucciones básico
- 2.3 – Soporte a interrupciones
- 2.4 – Mapa de memoria – Conexión de Periféricos

###### **TEMA 3: Unidades de Comunicación y tratamiento señal**

- 3.1 - Comunicación serie: SPI, UART
- 3.2 – Multiplicadores y Filtros Digitales
- 3.3 - FIFO
- 3.3 – Serializadores y Deserializadores. Encaminadores

##### **d. Métodos docentes**

Clases magistrales y resolución de pequeños circuitos digitales en aula. Laboratorio.

##### **e. Plan de trabajo**

La planificación detallada (plan de trabajo o Anexo I) se entregará al comienzo de la asignatura.

##### **f. Evaluación**

La evaluación de la adquisición de competencias se basará en:

- Observación sistemática de la realización de las prácticas en las sesiones de laboratorio.
- Valoración del informe realizado por los alumnos sobre las prácticas de laboratorio.

## g Material docente

### g.1 Bibliografía básica

- Michael D. Ciletti, *Modeling, Synthesis and Rapid Prototyping with the Verilog HDL*. ed., Prentice Hall, 1999.
- J. M. Lee, *Verilog Quickstart*, 3rd. ed. Kluwer Academic Publishers, 2002.
- J.P. Hayes, *Introducción al Diseño Lógico Digital*, Addison-Wesley, 1996.

### g.2 Bibliografía complementaria

- T. Pollán Santamaria, *Electrónica Digital*, Prensas Universitarias de Zaragoza, 1994.
- R.J. Tocci, *Sistemas Digitales: Principios y Aplicaciones*, 10ª ed., Prentice Hall, 2007.
- H. Taub, *Circuitos Digitales y Microprocesadores*, McGraw-Hill, 1990.

### g.3 Otros recursos telemáticos (píldoras de conocimiento, blogs, videos, revistas digitales, cursos masivos (MOOC), ...)

## h. Recursos necesarios

### i. Temporalización

CARGA ECTS	PERIODO PREVISTO DE DESARROLLO
3 ECTS	Semana 1-8

## 5. Métodos docentes y principios metodológicos

- Clase magistral participativa - Se prevé, para esta parte, introducir metodologías activas de participación en las clases, a través de la realización de pequeños proyectos tutorizados, de forma que el alumno vaya construyendo su base de conocimientos a medida que se progresa en la asignatura. Para ello, por ejemplo, se hará especial hincapié en que el alumno desarrolle la parte teórica de las prácticas de laboratorio como paso previo ineludible para su realización.
- Aprendizaje cooperativo en las clases de laboratorio

## 6. Tabla de dedicación del estudiante a la asignatura

ACTIVIDADES PRESENCIALES o PRESENCIALES A DISTANCIA <sup>(1)</sup>	HORAS	ACTIVIDADES NO PRESENCIALES	HORAS
Clases teórico-prácticas (T/M)	12	Estudio y trabajo autónomo individual	36
Clases prácticas de aula (A)	12	Estudio y trabajo autónomo grupal	9
Laboratorios (L)	6		
Prácticas externas, clínicas o de campo	0		
Seminarios (S)	0		
Tutorías grupales (TG)	0		
Evaluación (fuera del periodo oficial de exámenes)	0		
Total presencial	<b>30</b>	Total no presencial	<b>45</b>
TOTAL presencial + no presencial			<b>75</b>

(1) Actividad presencial a distancia es aquella en la que un grupo de alumnos sigue una videoconferencia de forma sincrónica a la clase impartida por el profesor.



## 7. Sistema y características de la evaluación

INSTRUMENTO/PROCEDIMIENTO	PESO EN LA NOTA FINAL	OBSERVACIONES
Trabajo colaborativo sobre un diseño de periférico en RISC-V. Presentación del mismo	100%	Se valorará mediante observación sistemática en las propias sesiones de laboratorio, junto con las memorias y resúmenes realizados.

### CRITERIOS DE CALIFICACIÓN

- **Convocatoria ordinaria:**
  - Criterios indicados en la tabla anterior
- **Convocatoria extraordinaria:**
  - Mismos criterios que en la convocatoria ordinaria pero aplicados a un trabajo individual

(\* Se entiende por convocatoria extraordinaria la segunda convocatoria.

## 8. Consideraciones finales

La planificación detallada (plan de trabajo o Anexo I) se entregará al comienzo de la asignatura.