



Proyecto/Guía docente de la asignatura

Asignatura	DISEÑO Y TEST DE CIRCUITOS INTEGRADOS		
Materia	ELECTRÓNICA PARA COMUNICACIONES		
Módulo	TECNOLOGÍAS DE TELECOMUNICACIÓN		
Titulación	MÁSTER EN INGENIERÍA DE TELECOMUNICACIÓN		
Plan	736	Código	55248
Periodo de impartición	1 ^{er} CUATRIMESTRE (2 ^o bimestre)	Tipo/Carácter	OBLIGATORIA
Nivel/Ciclo	MÁSTER	Curso	PRIMERO
Créditos ECTS	3 ECTS		
Lengua en que se imparte	CASTELLANO		
Profesor/es responsable/s	SALVADOR DUEÑAS CARAZO		
Datos de contacto (E-mail, teléfono...)	TELÉFONO: 983 423679 E-MAIL: sduenas@ele.uva.es		
Departamento	Electricidad y Electrónica		
Fecha de revisión por el Comité de Título	15 de julio de 2024		



1. Situación / Sentido de la Asignatura

1.1 Contextualización

El diseño de circuitos y sistemas digitales es un tema de crucial importancia en la sociedad actual, cuya base tecnológica se sustenta, en gran medida, en los circuitos integrados basados en transistores MOSFET de silicio. Desde que a comienzos de la década de los 70 del siglo XX se fabricaron los primeros circuitos lógicos con tecnología CMOS, el diseño de circuitos integrados digitales ha experimentado un vertiginoso e imparable avance, afrontando retos cada vez más complejos que hacen imprescindible su continuo estudio e innovación. La asignatura que aquí se presenta aborda aspectos cruciales tanto del diseño estructurado con la metodología Top-Down, como del test de circuitos y sistemas. En lo que respecta al primer punto, se tratan aspectos de síntesis funcional, verificación lógica y herramientas de verificación; en cuanto al test, la asignatura ofrece contenidos relacionados con el test de funcionalidad, test de fabricación y la generación de patrones de test.

Para ello se trata de proporcionar al estudiante una doble perspectiva: por una parte, la visión abstracta del diseño de circuitos integrados; y por otra, la realidad tecnológica de los circuitos del momento

1.2 Relación con otras materias

Esta asignatura está estrechamente vinculada a las otras dos que forman parte de la materia “Electrónica Para Comunicaciones”, y muy en particular con la asignatura “Diseño de Circuitos con Dispositivos Lógicos Programables”, ya que entre ambas se cubren los aspectos más relevantes del diseño de circuitos y sistemas digitales. A su vez, existe una gran relación de estas asignaturas con las de la materia “Tecnologías de comunicaciones”, especialmente con la asignatura “Procesado de Señales en Comunicaciones”.

1.3 Prerrequisitos

Para cursar esta asignatura se precisan unos conocimientos previos que proporciona la asignatura “Introducción al Diseño de Circuitos Integrados”, correspondiente a la materia “Complementos de Electrónica” para Graduados en Tecnologías Específicas de Telecomunicación, mención en Sistemas de Telecomunicación o Telemática. Estos contenidos previos necesarios son también proporcionados por la asignatura “Diseño de Circuitos y Sistemas Digitales”, obligatoria de la mención en Sistemas Electrónicos, al igual que por la asignatura “Diseño de Circuitos Digitales para Comunicaciones”, obligatoria en el Grado en Tecnologías de Telecomunicación.



2. Competencias

2.1 Generales

- G1. Capacidad para proyectar, calcular y diseñar productos, procesos e instalaciones en todos los ámbitos de la ingeniería de telecomunicación.
- G4. Capacidad para el modelado matemático, cálculo y simulación en centros tecnológicos y de ingeniería de empresa, particularmente en tareas de investigación, desarrollo e innovación en todos los ámbitos relacionados con la Ingeniería de Telecomunicación y campos multidisciplinares afines
- G7. Capacidad para la puesta en marcha, dirección y gestión de procesos de fabricación de equipos electrónicos y de telecomunicaciones, con garantía de la seguridad para las personas y bienes, la calidad final de los productos y su homologación.
- G8. Capacidad para la aplicación de los conocimientos adquiridos y resolver problemas en entornos nuevos o poco conocidos dentro de contextos más amplios y multidisciplinarios, siendo capaces de integrar conocimientos.
- G11. Capacidad para saber comunicar (de forma oral y escrita) las conclusiones- y los conocimientos y razones últimas que las sustentan- a públicos especializados y no especializados de un modo claro y sin ambigüedades.
- G12. Poseer habilidades para el aprendizaje continuado, autodirigido y autónomo

2.2 Específicas

- SE1. Capacidad para diseñar y fabricar circuitos integrados
- SE2. Conocimiento de los lenguajes de descripción hardware para circuitos de alta complejidad

3. Objetivos

Al finalizar la asignatura el alumno deberá ser capaz de:

- Diseñar circuitos integrados.
- Conocer y utilizar los lenguajes de descripción hardware para circuitos de alta complejidad.
- Conocer las distintas técnicas de diseño estructurado.
- Conocer los aspectos más relevantes del test de circuitos y sistemas digitales.

4. Contenidos y/o bloques temáticos

Bloque 1: “Diseño y Test de Circuitos Integrados”

Carga de trabajo en créditos ECTS: 3

a. Contextualización y justificación

Véase apartado 1.1. Esta asignatura consta de un único bloque y por tanto no es necesario su contextualización y justificación dentro de la asignatura.

b. Objetivos de aprendizaje



- Diseñar circuitos integrados.
- Conocer y utilizar los lenguajes de descripción hardware para circuitos de alta complejidad.
- Conocer las distintas técnicas de diseño estructurado.
- Conocer los aspectos más relevantes del test de circuitos y sistemas digitales.

c. Contenidos

Tema 1.- Introducción

- 1.1.- Perspectiva histórica
- 1.2.- Principios del diseño estructurado: Metodología Top-down

Tema 2.- Diseño Estructurado de Circuitos Integrados

- 2.1.- Diseño mediante Sea of Gates y Gate Arrays.
- 2.2.- Diseño mediante Standard Cells.
- 2.3.- Síntesis Funcional y RTL
- 2.4.- Optimización Lógica
- 2.5.- Herramientas de verificación.

Tema 3.- Test de Circuitos y Sistemas

- 3.1.- Test de funcionalidad
- 3.2.- Test de Fabricación
- 3.3.- Generación Automática de Patrones de Test

Prácticas de laboratorio

- Diseño de sistemas complejos
- Estructuras de test

d. Métodos docentes

- Clase magistral participativa
- Aprendizaje entre iguales



e. Plan de trabajo

e.1. Actividades en Aula

Temas	Duración aproximada (horas presenciales)	Periodo previsto de desarrollo
Tema 1.- Introducción 1.1.- Perspectiva histórica 1.2.- Principios del diseño estructurado: Metodología Top-down	4 horas	SEMANA 1
Tema 2.- Diseño Estructurado de Circuitos Integrados 2.1.- Diseño mediante Mar de Puertas y Matrices de Puertas 2.2.- Diseño mediante Celdas Estándar 2.3.- Síntesis Funcional y RTL 2.4.- Optimización Lógica 2.5.- Herramientas de verificación.	6 horas	SEMANAS 2 Y 3
Tema 3.- Test de Circuitos y Sistemas 3.1.- Test de Funcionalidad 3.2.- Test de Fabricación 3.3.- Generación Automática de Patrones de Test	5 horas	SEMANAS 5 Y 6

e.2. Actividades en Laboratorio

Prácticas	Duración aproximada (horas presenciales)	Periodo previsto de desarrollo
PRÁCTICA 1: - Diseño Sumador Punto Flotante	10 horas	SEMANA 3 Y 4
PRÁCTICA 2: Elaboración de Vectores de Test para el Diseño de la Práctica 1	5 horas	SEMANAS 7 Y 8

Observaciones:

- Las sesiones de prácticas se entienden como actividades de formación y de evaluación continua.
- Cada grupo de alumnos presentará un informe al final de las prácticas.

e.3. Otras Actividades

Actividad	Duración aproximada (horas presenciales)	Periodo previsto de desarrollo
Prueba final escrita	2 horas	Convocatoria ordinaria: ENERO 24 Convocatoria extraordinaria: JUNIO 24

f. Evaluación

La evaluación de la adquisición de competencias se basará en:

- Valoración de la actitud y participación del alumno en las actividades formativas.
- Valoración del trabajo realizado en el laboratorio.
- Realización de un trabajo escrito y/o presentación oral.
- Prueba escrita al final del cuatrimestre.

g Material docente

g.1 Bibliografía básica

- Neil Weste and David Harris. CMOS VLSI Design: A Circuits and Systems Perspective. Addison-Wesley Publishing Company. 4th Edition. 2010.
- [R. Jacob Baker](#). "CMOS: Circuit Design, Layout, and Simulation". [Wiley-IEEE Press](#). 3rd Edition. 2010.
- Jan M. Rabaey, A. Chandrakasan and B. Nikolic. "Digital Integrated Circuits. A Design Perspective". Prentice Hall Electronics and VLSI Series, Charles G. Sodini, Series Editor. Second Edition. 2003.



- Michael D. Ciletti, Modeling, Synthesis and Rapid Prototyping with the Verilog HDL. ed., Prentice Hall, 1999.
- J. M. Lee, Verilog Quickstart, 3rd. ed. Kluwer Academic Publishers, 2002.
- Tutoriales y manuales proporcionados por Altera a través de su programa para Universidades. <http://www.altera.com/education/univ/unv-index.html>
- J.P. Hayes, *Introducción al Diseño Lógico Digital*, Addison-Wesley, 1996.

g.2 Bibliografía complementaria

- S. Sedra y K. C. Smith. "Circuitos Microelectrónicos". McGraw Hill. 2006.
- Tim Williams. The Circuit Designer's Companion. Newnes-Elsevier. 2nd. Edition. 2005.
- J.F.Wakerly. "Digital Design. Principles and Practices". Prentice Hall International. 2000.
- R. Jacob Baker. CMOS: Mixed-Signal Circuit Design. Wiley-IEEE Press. 2nd. Edition. 2009.
- T. Pollán Santamaria, *Electrónica Digital*, Prensas Universitarias de Zaragoza, 1994.
- R.J. Tocci, *Sistemas Digitales: Principios y Aplicaciones*, 10ª ed., Prentice Hall, 2007.
- H. Taub, *Circuitos Digitales y Microprocesadores*, McGraw-Hill, 1990.
- Manual de Quartus II (herramienta EDA de Altera)

g.3 Otros recursos telemáticos (píldoras de conocimiento, blogs, videos, revistas digitales, cursos masivos (MOOC), ...)

h. Recursos necesarios

En este bloque se utilizan herramientas docentes online para la docencia y la evaluación, disponibles las aulas informáticas del centro.

Serán necesarios los siguientes recursos, todos ellos facilitados por la UVa o el profesor:

- Las clases teóricas se realizarán mediante presentaciones power-point.

Se utilizarán, cuando el profesor lo estime conveniente, los siguientes recursos, todos ellos facilitados por el mismo o la UVa:

- Transparencias en las clases magistrales
- Documentación de apoyo para la realización de problemas de aula y prácticas de laboratorio

- Para llevar a cabo las prácticas de laboratorio se necesitará el siguiente software y hardware:

Kit de desarrollo de diseños en FPGAs: placa de circuito impreso que contiene un chip de lógica programable y toda la circuitería auxiliar para su programación y depurado. Software para el diseño completo

i. Temporalización

CARGA ECTS	PERIODO PREVISTO DE DESARROLLO
3	1 ^{er} cuatrimestre, 2 ^o bimestre (8 semanas)

5. Métodos docentes y principios metodológicos

Clase magistral participativa - Se prevé, para esta parte, introducir metodologías activas de participación en las clases, a través de la realización de pequeños proyectos tutorizados, de forma que el alumno vaya construyendo su base de conocimientos a medida que se progresa en la asignatura. Para ello, por ejemplo, se hará especial hincapié en que el alumno desarrolle la parte teórica de las prácticas de laboratorio como paso previo ineludible para su realización.

Trabajo en el laboratorio.- Esta asignatura posee un enfoque eminentemente práctico, por lo que el trabajo en el laboratorio adquiere una especial relevancia. Así mismo, se potenciará el trabajo en grupo para que los estudiantes adquieran destrezas y metodologías acordes con su próximo trabajo profesional como son el reparto de tareas, la discusión entre iguales y todos los procedimientos que redunden en la consecución exitosa de los proyectos planteados.

6. Tabla de dedicación del estudiante a la asignatura

ACTIVIDADES PRESENCIALES o PRESENCIALES A DISTANCIA	HORAS	ACTIVIDADES NO PRESENCIALES	HORAS
Clases teórico-prácticas (T/M)	15	Estudio y trabajo autónomo individual	30
Clases prácticas de aula (A)	0	Estudio y trabajo autónomo grupal	15
Laboratorios (L)	15		
Total presencial	30	Total no presencial	45
TOTAL presencial + no presencial			75

7. Sistema y características de la evaluación



INSTRUMENTO/PROCEDIMIENTO	PESO EN LA NOTA FINAL	OBSERVACIONES
Valoración de la actitud y participación del alumno en las actividades formativas en aula	5%	
Valoración del trabajo realizado en el laboratorio	40%	Es condición necesaria (pero no suficiente) para superar la asignatura realizar todas las prácticas de laboratorio.
Informes de prácticas de laboratorio	25%	Es condición necesaria (pero no suficiente) para superar la asignatura entregar todos los informes.
Prueba final escrita	30%	Es condición necesaria (pero no suficiente) para superar la asignatura alcanzar una calificación igual o superior a 4 puntos sobre 10 para superar la asignatura.

CRITERIOS DE CALIFICACIÓN

- **Convocatoria ordinaria:**
Si un alumno no realiza todas las prácticas, entregas y presentaciones orales requeridas, o no se presenta al examen, su calificación será "No presentado". Si un alumno no alcanza la calificación mínima requerida en el examen, su calificación final en la asignatura será el mínimo entre el valor calculado según la ponderación descrita en la tabla y 4.5.
- **Convocatoria extraordinaria^(*):**
Se mantiene la calificación obtenida en los tres primeros instrumentos de la tabla en ese mismo curso académico siempre que se cumplan los requisitos mencionados y su calificación total sea superior a 35 puntos sobre 70. El 30% restante de la calificación se obtendrá mediante la realización de un nuevo examen escrito.
Si no es superior a 35 puntos sobre 70, entonces el examen escrito de la convocatoria extraordinaria supondrá el 40% y un 60% se obtendrá mediante un examen práctico extraordinario de laboratorio. En ambos exámenes se exigirá una nota de al menos 4.5 sobre 10, y una media ponderada de al menos 5.0 sobre 10 para superar la asignatura.

(*) Se entiende por convocatoria extraordinaria la segunda convocatoria.

Art 35.4 del ROA 35.4. La participación en la convocatoria extraordinaria no quedará sujeta a la asistencia a clase ni a la presencia en pruebas anteriores, salvo en los casos de prácticas externas, laboratorios u otras actividades cuya evaluación no fuera posible sin la previa realización de las mencionadas pruebas.

<https://secretariageneral.uva.es/wp-content/uploads/VII.2.-Reglamento-de-Ordenacion-Academica.pdf>

8. Consideraciones finales